```
. DIALOG(R) File 351: Derwent WPI
     (c) 2003 Thomson Derwent. All rts. reserv.
     011835868
                   **Image available**
     WPI Acc No: 1998-252778/199823
     XRPX Acc No: N98-199674
       Through-hole production method for ink-jet print head - etches substrate,
       having etching mask on back surface and dummy layer on front surface,
       until layer is exposed via opening and etches layer and removes
       passivation layer
     Patent Assignee: CANON KK (CANO )
     Inventor: FUJITA K; HAYAKAWA Y; KAWASUMI Y; KOBAYASHI J; MAKINO K; MATSUNO
     Y; MOMMA G; TAKIZAWA M; YAGI T
Number of Countries: 027 Number of Patents: 005
     Patent Family:
     Patent No
                    Kind
                           Date
                                   Applicat No
                                                  Kind
                                                          Date
     EP 841167
                    A2 19980513 EP 97119648
                                                       19971110
                                                                  199823 B
                                                   A
     JP 10181032
                    Α
                         19980707
                                   JP 97308619
                                                   Α
                                                       19971111
                                                                  199837
     KR 98042283
                    Α
                         19980817
                                   KR 9759241
                                                   Α
                                                       19971111
                                                                  199937
Oon US 6143190
                    Α
                         20001107
                                   US 97967732
                                                        19971112
                                                   Α
     KR 311880
                    В
                         20011220 KR 9759241
                                                   Α
                                                       19971111
                                                                  200250
     Priority Applications (No Type Date): JP 96298643 A 19961111; JP 96298642 A
       19961111
     Patent Details:
     Patent No Kind Lan Pg
                             Main IPC
                                           Filing Notes
                   A2 E 50 B41J-002/16
     EP 841167
        Designated States (Regional): AL AT BE CH DE DK ES FI FR GB GR IE IT LI
        LT LU LV MC MK NL PT RO SE SI
     JP 10181032
                   А
                         26 B41J-002/16
     KR 98042283
                   Α
                            H01L-021/02
     US 6143190
                   Α
                             B44C-001/22
     KR 311880
                   R
                             B81C-001/00
                                           Previous Publ. patent KR 98042283
     Abstract (Basic): EP 841167 A
             The method involves forming a dummy layer (11) on the principal
```

surface of a silicon substrate (10) at a location where a through hole will be formed capable of being etched without etching the material of the substrate. A passivation layer (12) is formed on the dummy layer with an etching mask (13) formed on the substrate back surface, with an opening (14) corresponding to the dummy layer.

The substrate is etched using a crystal orientation dependent anisotropic etching process until the dummy layer is exposed via the opening. The dummy layer, made of a polycrystalline silicon film, is removed by etching it from the part where it has been exposed with the passivation layer partially removed to form a through hole (19).

ADVANTAGE - Opening length can be precisely controlled to desired value regardless of variation in silicon wafer thickness from wafer to wafer or from lot to lot, variation in orientation flat angle from wafer to wafer or lot to lot and of type of silicon crystal orientation-dependent anisotropic etchant employed. Achieves high productivity, high production reproducibility and ease of production. Achieves high liberality in shape of opening end even if temperature treatment is performed at high temperature for long time. produces high precision through-hole regardless of shape of device formed on surface of substrate.

Dwg.1/23

Title Terms: THROUGH; HOLE; PRODUCE; METHOD; PRINT; HEAD; ETCH; SUBSTRATE; ETCH; MASK; BACK; SURFACE; DUMMY; LAYER; FRONT; SURFACE; LAYER; EXPOSE;

OPEN; ETCH; LAYER; REMOVE; PASSIVATION; LAYER

Derwent Class: P75; P78; Q68; T04; U11; U14

International Patent Class (Main): B41J-002/16; B44C-001/22; B81C-001/00;

H01L-021/02

International Patent Class (Additional): B41J-002/01; B41J-002/05;
G01B-021/30; G01N-037/00; H01L-021/28; H01L-021/306; H01L-021/3065

File Segment: EPI; EngPI

Manual Codes (EPI/S-X): T04-G02; U11-C05G2C; U11-C07C2; U11-C07C3; U14-H01B

(19)日本国特許庁 (JP)

(12) 公開特許公報(A)

(11)特許出願公開番号

特開平10-181032

(43)公開日 平成10年(1998)7月7日

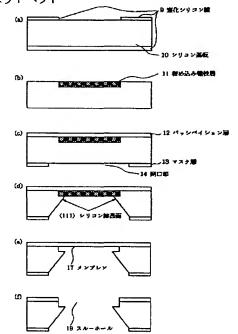
(51) Int.Cl.4	識別記号		F I						
B 4 1 J 2/16	W. W		B41J	3/04		103H			
2/05			G01B	21/30		Z			
G 0 1 B 21/30				37/00		G			
G01N 37/00			H01L	21/28		v			
H01L 21/28			B41J	3/04		103B			
		審査請求	未請求 請求	項の数64	OL	(全 26 頁)	最終質に続く		
(21)出願番号	特顧平 9-308619	頭平9-308619			(71) 出題人 000001007				
				キヤノ	ン株式	会社			
(22)出顧日	平成9年(1997)11月11日		東京都大田区下丸子3丁目30番2号						
			(72)発明者	1 八木 1	隆行				
(31)優先権主張番号	特廣平8-298642			東京都	大田区	下丸子3丁目3	30番2号キヤノ		
(32)優先日	平8 (1996)11月11日		}	ン株式	会社内				
(33)優先権主張国	日本 (JP)		(72)発明者	当 小林	順一				
(31)優先権主張番号	張番号 特顯平8-298643 東京都大田区下丸子3丁目30番2		30番2号キヤノ						
(32)優先日	平8 (1996)11月11日			ン株式	会社内				
(33)優先権主張国	日本 (JP)		(72)発明者	子 門間 :	玄三				
			東京都大田区下丸子3丁目30番2号キヤノ						
				ン株式会	会社内				
			(74)代理人	上野朱	丸島	俄一			
							最終頁に続く		

(54) 【発明の名称】 スルーホールの作製方法、スルーホールを有するシリコン基板、該基板を用いたデバイス、イン クジェットヘッドの製造方法およびインクジェットヘッド

(57)【要約】

【課題】 スルーホールの開口径バラツキを防ぐ。

【解決手段】 シリコン基板にスルーホールを作製する方法であって、(a)該基板表面のスルーホール形成部位に前記基板材料に対して選択的にエッチングが可能な犠牲層を形成する工程と、(b)前記基板上に該犠牲層を被覆するように耐エッチング性を有するパッシベイション層を形成する工程と、(c)前記犠牲層に対応した開口部を有するエッチングマスク層を前記基板裏面に形成する工程と、(d)該開口部より前記犠牲層が露出する工程と、(e)前記基板エッチングにてエッチングする工程と、(e)前記基板エッチング工程により露出した部分より前記犠牲層をエッチングし除去する工程と、(f)前記パッシベイション層の一部を除去しスルーホールを形成する工程と、を有することを特徴とする。



【特許請求の範囲】

【請求項1】 シリコン基板にスルーホールを作製する方法であって、(a)該基板表面のスルーホール形成部位に前記基板材料に対して選択的にエッチングが可能な犠牲層を形成する工程と、(b)前記基板上に該犠牲層を被覆するように耐エッチング性を有するパッシベイション層を形成する工程(c)前記犠牲層に対応した開口部を有するエッチングマスク層を前記基板裏面に形成する工程と、(d)該開口部より前記犠牲層が露出するまで基板を結晶軸異方性エッチングにてエッチングする工程と、(e)前記基板エッチング工程により露出した部分より前記犠牲層をエッチングし除去する工程と、

(f)前記パッシベイション層の一部を除去しスルーホールを形成する工程と、を有することを特徴とするスルーホールの作製方法。

【請求項2】 前記犠牲層が多結晶シリコン膜よりなる ことを特徴とする請求項1に記載のスルーホールの作製 方法。

【請求項3】 前記犠牲層をエッチングすることにより 前記パッシベイション層からなるメンブレンが形成され ることを特徴とする請求項1に記載のスルーホールの形 成方法。

【請求項4】 前記異方性エッチングはTMAH液を用いて行われる請求項1に記載のスルーホールの形成方法。

【請求項5】 前記犠牲層のエッチングが等方性エッチングであることを特徴とする請求項1に記載のスルーホールの形成方法。

【請求項6】 開口部と犠牲層の寸法が、開口部を介してエッチングし基板を貫通し形成される基板表面側の溝寸法に比べて犠牲層の寸法が大きくなるようにしたことを特徴とする請求項1に記載のスルーホールの形成方法。

【請求項7】 前記基板の結晶方位面が(100)であることを特徴とする請求項6に記載のスルーホールの作製方法。

【請求項8】 開口部の寸法をD、犠牲層の寸法をd1 とし、シリコン基板の厚みを tとし、基板の結晶方位面 の(111)面と(100)面とのエッチレート比をR とした時に、d1が

 $d1>(D-2t/tan(54.7^{\circ})+2Rt/s$ in(54.7°))

の範囲にあることを特徴とする請求項7に記載のスルーホールの作製方法。

【請求項9】 前記基板の結晶方位面が(100)から 角度 α (*) のオフセットを有するシリコン基板であって、開口部の寸法をD、犠牲層の寸法をd1とし、シリコン基板の厚みを tとし、基板が(100)面(111)と(100)のエッチレート比をRとした時に、d1が

 $d1 > (D-t/tan (54.7^{\circ} + \alpha) - t/ta$

n (54. $7^* - \alpha$) +Rt/sin (54. $7^* + \alpha$) +Rt/sin (54. $7^* - \alpha$)

の範囲にあることを特徴とする請求項6に記載のスルーホールの作製方法。

【請求項10】 前記犠牲層エッチング工程の際に前記 基板の前記犠牲層に接していた部分もエッチングされる ことを特徴とする請求項1に記載のスルーホールの作製 方法。

【請求項11】 前記犠牲層は、前記基板を陽極化成して多孔質化することにより前記基板に作り込まれるものであることを特徴とする請求項1に記載のスルーホールの作製方法。

【請求項12】 前記犠牲層は、前記基板を陽極化成して多孔質化することにより基板に作り込まれた多孔質シリコンを酸化した二酸化シリコンからなることを特徴とする請求項1に記載のスルーホールの作製方法。

【請求項13】 前記パッシベイション層からなるメンブレンの応力がtensilである請求項3に記載のスルーホールの形成方法。

【請求項14】 前記パッシベイション層は減圧CVD法 によって形成された窒化シリコン膜である請求項13に記載のスルーホールの形成方法。

【請求項15】 前記パッシベイション層はスルーホール近傍のみに残るようパターニングされる請求項14に記載のスルーホールの形成方法。

【請求項16】 シリコン基板にスルーホールを作製す る方法であって、(a)前記基板の一部にシリコンエピ タキシャル成長を阻止するエピタキシャル阻止層を形成 し、前記基板上にシリコンのエピタキシャル層を形成す ることにより前記エピタキシャル阻止層上のスルーホー ル形成部位に前記基板材料に対して選択的にエッチング が可能な犠牲層を形成する工程と、(b)前記基板上に 該犠牲層を被覆するように耐エッチング性を有するパッ シベイション層を形成する工程(c)前記犠牲層に対応 した開口部を有するエッチングマスク層を前記基板裏面 に形成する工程と、(d)該開口部より前記エピタキシ ャル阻止層が露出するまで基板を結晶軸異方性エッチン グによりエッチングする工程と、(e)前記エピタキシ ャル阻止層の前記基板エッチング工程により露出した部 分を除去する工程と、(f)前記エピタキシャル阻止層 の除去部分より前記犠牲層をエッチングし除去する工程 と、(g)前記パッシベイション層の一部を除去しスル ーホールを形成する工程と、を有することを特徴とする スルーホールの作製方法。

【請求項17】 前記犠牲層が多結晶シリコン膜よりなることを特徴とする請求項16に記載のスルーホールの作製方法。

【請求項18】 前記犠牲層をエッチングすることにより前記パッシベイション層からなるメンブレンが形成されることを特徴とする請求項16に記載のスルーホール

の形成方法。

【請求項19】 前記異方性エッチングはTMAH液を用いて行われる請求項16に記載のスルーホールの形成方法。

【請求項20】 前記犠牲層のエッチングが等方性エッチングであることを特徴とする請求項16に記載のスルーホールの形成方法。

【請求項21】 開口部と犠牲層の寸法が、開口部を介してエッチングし基板を貫通し形成される基板表面側の 溝寸法に比べて犠牲層の寸法が大きくなるようにしたことを特徴とする請求項16に記載のスルーホールの形成 方法。

【請求項22】 前記基板の結晶方位面が(100)であることを特徴とする請求項21に記載のスルーホールの作製方法。

【請求項23】 開口部の寸法をD、犠牲層の寸法をd 1とし、シリコン基板の厚みをtとし、基板の結晶方位 面の(111)面と(100)面とのエッチレート比を Rとした時に、d1が

 $d1>(D-2t/tan(54.7^{\circ})+2Rt/s$ in(54.7°))

の範囲にあることを特徴とする請求項22に記載のスルーホールの作製方法。

【請求項24】 前記基板の結晶方位面が(100)から角度 α (°)のオフセットを有するシリコン基板であって、開口部の寸法をD、犠牲層の寸法をd1とし、シリコン基板の厚みをもとし、基板が(100)面(111)と(100)のエッチレート比をRとした時に、d1が

d1> $(D-t/tan (54. 7^{\circ} + \alpha) - t/tan (54. 7^{\circ} - \alpha) + Rt/sin (54. 7^{\circ} + \alpha) + Rt/sin (54. 7^{\circ} - \alpha))$

の範囲にあることを特徴とする請求項21に記載のスル ーホールの作製方法。

【請求項25】 前記犠牲層は、前記基板を陽極化成して多孔質化することにより前記基板に作り込まれるものであることを特徴とする請求項17に記載のスルーホールの作製方法。

【請求項26】 前記犠牲層は、前記基板を陽極化成して多孔質化することにより基板に作り込まれた多孔質シリコンを酸化した二酸化シリコンからなることを特徴とする請求項16に記載のスルーホールの作製方法。

【請求項27】 前記パッシベイション層からなるメンブレンの応力がtensilである請求項18に記載のスルーホールの形成方法。

【請求項28】 前記パッシベイション層は減圧CVD法によって形成された窒化シリコン膜である請求項27に記載のスルーホールの形成方法。

【請求項29】 前記パッシベイション層はスルーホール近傍のみに残るようパターニングされる請求項28に

記載のスルーホールの形成方法。

【請求項30】 機能素子と、該機能素子が形成された面の裏面から結晶軸異方性エッチングにより形成されたスルーホールと、を有するシリコン基板であって、異方性エッチングによるスルーホールの基板裏面側の開口径をD'、機能素子形成面側の開口径をd'とし、シリコン基板の厚みをtとした時に、d'が

d1>(D-2t/tan(54.7°))の範囲にあることを特徴とするシリコン基板。

【請求項31】 請求項30に記載のシリコン基板を有するとともに、前記機能素子は前記基板に一端を固定された薄膜カンチレバーからなることを特徴とする走査型プローブ顕微鏡用カンチレバー。

【請求項32】 インクを吐出する吐出口と、該吐出口 に連通するインク流路と、インクを吐出するための叶出 エネルギー発生素子と前記インク流路にインクを供給す るスルーホールからなるインク供給口とを備えるシリコ ン基板と、を有するインクジェットヘッドの製造方法で あって、(a)前記基板表面のスルーホール形成部位に 前記基板材料に対して選択的にエッチングが可能な犠牲 層を形成する工程と、(b)前記基板上に該犠牲層を被 覆するように耐エッチング性を有するパッシベイション 層を形成する工程(c)前記犠牲層に対応した開口部を 有するエッチングマスク層を前記基板裏面に形成する工 程と、(d)該開口部より前記犠牲層が露出するまで基 板を結晶軸異方性エッチングにてエッチングする工程 と、(e)前記基板エッチング工程により露出した部分 より前記犠牲層をエッチングし除去する工程と、(f) 前記パッシベイション層の一部を除去し前記インク供給 口となるスルーホールを形成する工程と、を有すること を特徴とするインクジェットヘッドの製造方法。

【請求項33】 前記犠牲層が多結晶シリコン膜よりなることを特徴とする請求項32に記載のインクジェット ヘッドの製造方法。

【請求項34】 前記犠牲層をエッチングすることにより前記パッシベイション層からなるメンブレンが形成されることを特徴とする請求項32に記載のインクジェットヘッドの製造方法。

【請求項35】 前記異方性エッチングはTMAH液を用いて行われる請求項32に記載のインクジェットヘッドの製造方法。

【請求項36】 前記犠牲層のエッチングが等方性エッチングであることを特徴とする請求項32に記載のインクジェットヘッドの製造方法。

【請求項37】 開口部と犠牲層の寸法が、開口部を介してエッチングし基板を貫通し形成される基板表面側の 満寸法に比べて犠牲層の寸法が大きくなるようにしたことを特徴とする請求項32に記載のインクジェットヘッドの製造方法。

【請求項38】 前記基板の結晶方位面が(100)で

あることを特徴とする請求項37に記載のインクジェットへッドの製造方法。

【請求項39】 開口部の寸法をD、犠牲層の寸法をd 1とし、シリコン基板の厚みをtとし、基板の結晶方位 面の(111)面と(100)面とのエッチレート比を Rとした時に、d1が

 $d1>(D-2t/tan(54.7^{\circ})+2Rt/s$ in(54.7°))

の範囲にあることを特徴とする請求項38に記載のイン クジェットヘッドの製造方法。

【請求項40】 前記基板の結晶方位面が(100)から角度α(°)のオフセットを有するシリコン基板であって、開口部の寸法をD、犠牲層の寸法をd1とし、シリコン基板の厚みをもとし、基板が(100)面(111)と(100)のエッチレート比をRとした時に、d1が

d1> (D-t/tan (54. $7^{\circ} + \alpha$) -t/ta n (54. $7^{\circ} - \alpha$) +Rt/sin (54. $7^{\circ} + \alpha$) +Rt/sin (54. $7^{\circ} - \alpha$))

の範囲にあることを特徴とする請求項37に記載のインクジェットヘッドの製造方法。

【請求項41】 前記犠牲層エッチング工程の際に前記 基板の前記犠牲層に接していた部分もエッチングされる ことを特徴とする請求項32に記載のインクジェットヘッドの製造方法。

【請求項42】 前記犠牲層は、前記基板を陽極化成して多孔質化することにより前記基板に作り込まれるものであることを特徴とする請求項32に記載のインクジェットヘッドの製造方法。

【請求項43】 前記犠牲層は、前記基板を陽極化成して多孔質化することにより基板に作り込まれた多孔質シリコンを酸化した二酸化シリコンからなることを特徴とする請求項32に記載のインクジェットヘッドの製造方法。

【請求項44】 前記パッシベイション層からなるメンブレンの応力がtensilである請求項34に記載のインクジェットヘッドの製造方法。

【請求項45】 前記パッシベイション層は減圧CVD法 によって形成された窒化シリコン膜である請求項44に 記載のインクジェットヘッドの製造方法。

【請求項46】 前記パッシベイション層はスルーホール近傍のみに残るようパターニングされる請求項45に記載のインクジェットヘッドの製造方法。

【請求項47】 インクを吐出する吐出口と、該吐出口に連通するインク流路と、インクを吐出するための吐出エネルギー発生素子と前記インク流路にインクを供給するスルーホールからなるインク供給口とを備えるシリコン基板と、を有するインクジェットヘッドの製造方法であって、(a)前記基板の一部にシリコンエピタキシャル成長を阻止するエピタキシャル阻止層を形成し、前記

基板上にシリコンのエピタキシャル層を形成することにより前記エピタキシャル阻止層上のスルーホール形成部位に前記基板材料に対して選択的にエッチングが可能な犠牲層を形成する工程と、(b)前記基板上に該犠牲層を被覆するように耐エッチング性を有するバッシベイション層を形成する工程(c)前記犠牲層に対応した開口部を有するエッチングマスク層を前記基板裏面に形成する工程と、(d)該開口部より前記エピタキシャル阻止層が露出するまで基板を結晶軸異方性エッチングによりエッチングする工程と、(e)前記エピタキシャル阻止層の前記基板エッチング工程により露出した部分を除去する工程と、(f)前記エピタキシャル阻止層の除去部分より前記犠牲層をエッチングし除去する工程と、

(g)前記パッシベイション層の一部を除去しスルーホールを形成する工程と、を有することを特徴とするインクジェットヘッドの製造方法。

【請求項48】 前記犠牲層が多結晶シリコン膜よりなることを特徴とする請求項47に記載のインクジェットヘッドの製造方法。

【請求項49】 前記犠牲層をエッチングすることにより前記パッシベイション層からなるメンブレンが形成されることを特徴とする請求項47に記載のインクジェットヘッドの製造方法。

【請求項50】 前記異方性エッチングはTMAH液を用いて行われる請求項47に記載のインクジェットヘッドの製造方法。

【請求項51】 前記犠牲層のエッチングが等方性エッチングであることを特徴とする請求項47に記載のインクジェットヘッドの製造方法。

【請求項52】 開口部と犠牲層の寸法が、開口部を介してエッチングし基板を貫通し形成される基板表面側の 溝寸法に比べて犠牲層の寸法が大きくなるようにしたことを特徴とする請求項47に記載のインクジェットヘッドの製造方法。

【請求項53】 前記基板の結晶方位面が(100)であることを特徴とする請求項52に記載のインクジェットヘッドの製造方法。

【請求項54】 開口部の寸法をD、犠牲層の寸法をd 1とし、シリコン基板の厚みをもとし、基板の結晶方位 面の(111)面と(100)面とのエッチレート比を Rとした時に、d1が

 $d1>(D-2t/tan(54.7^{\circ})+2Rt/s$ in(54.7°))

の範囲にあることを特徴とする請求項53に記載のイン クジェットヘッドの製造方法。

【請求項55】 前記基板の結晶方位面が(100)から角度 α (°)のオフセットを有するシリコン基板であって、開口部の寸法をD、犠牲層の寸法をd1とし、シリコン基板の厚みをもとし、基板が(100)面(111)と(100)のエッチレート比をRとした時に、d

1が

d1> (D-t/tan (54. $7^{\circ} + \alpha$) -t/tan (54. $7^{\circ} - \alpha$) +Rt/sin (54. $7^{\circ} + \alpha$) +Rt/sin (54. $7^{\circ} - \alpha$))

の範囲にあることを特徴とする請求項52に記載のイン クジェットヘッドの製造方法。

【請求項56】 前記犠牲層は、前記基板を陽極化成して多孔質化することにより前記基板に作り込まれるものであることを特徴とする請求項48に記載のインクジェットヘッドの製造方法。

【請求項57】 前記犠牲層は、前記基板を陽極化成して多孔質化することにより基板に作り込まれた多孔質シリコンを酸化した二酸化シリコンからなることを特徴とする請求項47に記載のインクジェットヘッドの製造方法。

【請求項58】 前記パッシベイション層からなるメンブレンの応力がtensilである請求項49に記載のインクジェットヘッドの製造方法。

【請求項59】 前記パッシベイション層は減圧CVD法 によって形成された窒化シリコン膜である請求項58に記載のインクジェットヘッドの製造方法。

【請求項60】 前記パッシベイション層はスルーホール近傍のみに残るようパターニングされる請求項28に記載のインクジェットヘッドの製造方法。

【請求項61】 インクを吐出する吐出口と、該吐出口に連通するインク流路と、インクを吐出するための吐出エネルギー発生素子と該吐出エネルギー発生素子が形成された面の裏面から結晶軸異方性エッチングにより形成されたスルーホールからなる前記インク流路にインクを供給するためのインク供給口とを備えるシリコン基板と、を有するインクジェットヘッドであって、

前記異方性エッチングによるスルーホールの基板裏面側の開口径をD'、機能素子形成面側の開口径をd'とし、シリコン基板の厚みをtとした時に、d'がd1>(D-2t/tan(54.7°))の範囲にあることを特徴とするインクジェットヘッド。

【請求項62】 前記シリコン基板は前記吐出エネルギー発生素子形成面に能動素子を備える請求項に記載のインクジェットヘッド。

【請求項63】 前記シリコン基板はインク供給口近傍に異方性エッチング時にメンブレン膜を形成するために減圧CVD法で形成されたSiN膜を有する請求項62に記載のインクジェットヘッド。

【請求項64】 前記SiN膜は前記シリコン基板の前記 能動素子形成部を避けて設けられている請求項63に記載 のインクジェットヘッド。

【発明の詳細な説明】

[0001]

【発明の属する技術分野】本発明は、シリコンウエハに 形成する貫通孔(以下「スルーホール」)の製造方法、 スルーホール形成に用いる基板、該基板を用いたデバイス、インクジェットヘッドの製造方法およびインクジェットヘッドに関する。

[0002]

【従来の技術】近年、小型の可動機構を有する微小機械 がマイクロメカニクス技術により検討されている。特 に、半導体集積回路形成技術(半導体フォトリソグラフ ィプロセス)を用いて単結晶シリコン基板に形成するマ イクロ構造体は、基板上に複数の小型で作製再現性の高 い微小な機械部品を作製することが可能であるため、ア レイ化、低コスト化が比較的容易となり、かつ小型化に より従来の機械式構造体に比べて高速応答性が期待でき るものである。このような半導体フォトリソグラフィブ ロセスを用いるマイクロメカニクス技術において、シリ コンの(111)面と他の結晶面とのエッチング速度差 が生じることを利用したシリコン結晶軸異方性エッチン グを用いるバルクマイクロマシーニング (Bulk M icro-Machining)は、薄膜カンチレバー やノズル等を形成するために用いるスルーホールを精度 良く作製する上で必須の技術である。そして、シリコン 基板の裏面のみから結晶軸異方性エッチングを行いスル ーホールを作製する方法は、基板表面にカンチレバーや マイクロバルブ等の様々のデバイスを作製することが可 能な方法であることから、この方法を用い様々なデバイ スの研究開発がなされている。

【0003】ところで、カンチレバーを利用するデバイ スとしては、走査型プロープ顕微鏡(以下、「SPM」 という)に用いられるカンチレバー型プローブがある。 導体の表面原子の電子構造を直接観察できる走査型トン ネル顕微鏡(STM)が開発されて(G. Binnig et al. Phys. Rev. Lett., 49, 57(1983))、単結晶、非晶質を問わず実空間像 の高い分解能で測定ができるようになって以来、SPM が材料の微細構造評価の分野でさかんに研究されるよう になっており、今日、SPMの機能向上を目指し様々の 機能が集積化された薄膜カンチレバーが提案されてい る。例えば、物質の表面に働く斥力、引力を検知して試 料表面の凹凸像を測定できる原子間力顕微鏡(AFM) においては、一般的なカンチレバーのたわみ検出法であ る光てこ方式の代わりにピエゾ抵抗体をカンチレバー上 に集積化したピエゾ抵抗カンチレバー (M. Torto nese et al. "Atomic Force Microscopy using a Piezor esistive Cantilever", The6 th International Conferen ce on Solid-State Sensors and Actuators, Transducers '91,1991,p448-451)を挙げること ができる。このピエゾ抵抗カンチレバーは、光てこ方式 に必要とされたレーザー、光学コンポーネントや光検出

素子等の外部検出機構を用いることなく、真空中や低温 下でも表面凹凸を検出することが可能である。

【0004】このようなピエゾ抵抗カンチレバーを前述のシリコン結晶軸異方性エッチングを用いて作製する場合の作製方法を図20を用いて説明する。

【0005】まず、基板としてP型シリコン基板501表面に二酸化シリコン層502とn型シリコン層503を形成したSOIウエハ500を用意する(図20(a))。次にSOIウエハの表面及び裏面に二酸化シリコン層504を形成した後、表面側の二酸化シリコン膜504を除去し、次いでn型シリコン層にボロン(B)を注入・拡散することで抵抗体(resistor)505を形成し、n型シリコン層にカンチレバーのパターンを形成する。更にカンチレバー上にパッシベイション層である二酸化シリコン薄膜507を形成するとともにコンタクトホールを設け、A1金属電極508を形成する。また、裏面の二酸化シリコン膜504にはエッチング用の開口部506を設ける(図20(b))。次に開

d~(D-2t/tan(54.7°)+2Rt/sin(54.7°))
…(数1)

ここで、Rは(111)面と(100)面のエッチレート比である。このように予め与えられたカンチレバーの材料及び膜厚から、開口長Dを変えるだけで所望の長さのカンチレバーを得ることができ、これにより所望の共振周波数やばね定数を有するカンチレバーを作製することが可能である。また、同様に所望のオリフィス径のノズルを作製することが可能である。このようにシリコン基板の裏面から結晶軸異方性エッチングしてスルーホールを作製する方法により、基板表面にカンチレバーやノズル等の様々のデバイスを作製することが可能となる。上述した2つの例では何れも開口長によりカンチレバー長、オリフィス径を決定している。

[0008]

【発明が解決しようとする課題】しかしながら、シリコンウエハは、ウエハ間やウエハロット間で、製造に伴う基板厚及び結晶軸方位を示すオリエンテーションフラット(以下「OF」と言う)のバラツキを有している。例えば4" ϕ のシリコンウエハ間及びロット間バラツキは、厚みで500 μ mから525 μ mであり(厚み分布差 Δ t=25 μ m)、結晶軸方位で±0.4°程度となっている。この為、(100)面の結晶軸を有する4 μ の基板では、厚み分布差 Δ tによって35 μ m程の表面の開口長バラツキ Δ dがウエハ間またはロット間で生じることになる。

【0009】また裏面開口部はOFに合わせてパターンニングされるため、OFの角度分布差より裏面開口部の角度のバラツキが生じることになる。したがって上述のOFの角度分布差では1000μm角の開口長を表面に開ける場合には12μm程の開口長バラツキがウエハ間またはロット間で生じることになる。

口部506からシリコン結晶軸異方性エッチング液であるEDP(Ethylenediamine/Pyrocatechol)を用いてp型シリコン基板をエッチングし、シリコン基板の(111)面と二酸化シリコン層502のメンブレンからなる溝を形成する。その後メンブレンとなっている二酸化シリコン層502の一部をフッ酸水溶液にて除去しスルーホールを作製することによりピエゾ抵抗カンチレバーが作製できる(図20(c))。

異方性エッチングを行いスルーホールを作製する方法では図21に示すところの基板表面のスルーホールの開口長 dは、基板裏面のスルーホールの開口長 Dと基板の厚さt、及び用いる結晶異方性エッチング液により決まり、(100)面の結晶方位面を有するシリコン基板では、開口長 dは略〔数1〕の関係で表すことができる。【0007】 +2Rt/sin(54.7°))

【0006】ところで、シリコン基板の裏面より結晶軸

【0010】以上のように、シリコン基板裏面からエッチングしスルーホールを作製する場合、ウエハ製造時に発生する基板厚み分布及び〇F角度分布に伴い基板表面の開口長バラツキムdが発生する。カンチレバー作製においては、この開口長バラツキムdにより、カンチレバーの長さが基板によって数十μm程度変動することとなり、作製したカンチレバーの機械特性である共振周波数やばね定数が基板毎に異なってしまう。そのため、従来ウエハによらず同一の機械特性と持つカンチレバーを得ることが困難であった。

【0011】また近年、結晶軸異方性エッチング液とし てはKOH、EDPは毒性が強く取り扱いが難しいこと から、TMAH (Tetramethyl ammon iumhydroxide)が用いられるようになって きている。このTMAHは毒性が低く、金属イオンを含 まない為にLSIプロセスとのコンパチビリティーに優 れたエッチング液である。このTMAHにおいては、シ リコンの(111)面と(100)面のエッチレート比 RはTMAH濃度に依存しており(U. Schnake nberg et al., "TMAHW Etchn ats forSilicon Micromachi ning", The 6th Internation al Conference on Solid-St ateSensors and Actuators, Transducers '91, 1991, pp81 5-818)、例えば22wt%ではRが0.03、1 0wt%ではRが0.05となる。上述のエッチングレ ート比Rを〔数1〕にあてはめると、TMAH濃度の差 によって525µmの基板で27µmの開口長バラツキ Δdが生じることとなる。すなわち、TMAHを用いて

スルーホールを作製する場合には基板厚み分布及び〇F 角度分布に加えてエッチング中のエッチング液の濃度変 化により開口長 d の誤差範囲がさらに大きくなる。

【0012】シリコン基板に所望の開口長を有するノズ ルの作製方法としては、シリコン基板に高濃度のp型拡 散層を形成する方法が知られている(E. Bassou s, "Fabrication of Novel T hree-Dimensional Microstr uctures by the Anisotropi c Etching of (100) and (110) Silcon", IEEE Trans. on Ele ctron Devices, Vol. ED-25, N o. 10, 1978, p1178-)。これは、不純物 濃度が7×1019 (cm3)以上のp型拡散層は結晶軸 異方性エッチング液でエッチングされない性質を利用す る方法である。シリコン基板に二酸化シリコン膜を形成 し、該二酸化シリコン膜をオリフィス形状にパターニン グした後に高濃度にボロン(B)を基板に拡散しp型拡 散層を形成し、再度二酸化シリコン膜を形成し、基板裏 面側の二酸化シリコン膜に開口部を形成し、結晶軸異方 性エッチングによりエッチングすることにより、(11 1)面とオリフィスを有するp型拡散層のメンブレンと に囲まれたノズルを作製でき、精度良くオリフィスを作 製できる。しかしながら、この方法ではメンブレン厚み が3μmと薄く、メンブレン厚みを厚くするためには高 濃度不純物注入する必要があるが、そのため、イオン注 入法により行う場合の注入時間を長く、且つ拡散層厚を 厚くするため拡散時間を長く取る必要がある。例えば、 15~20μm程度の拡散層を得ようとすると、1×1 016 a t o m/c m²以上の不純物イオン注入量が必要 となり、また1、175℃にて15~20時間程度の拡 散時間が必要となり、生産性が低下することになる。ま た、このようにシリコン基板が高温にて長時間熱処理さ れると、バルク内に結晶欠陥が発生、増加することがあ る。そして、前記欠陥により結晶軸異方性エッチングの 工程で終端される(111)面にエッチング荒れが発生 し、開口端を直線性よく形成できず、基板表面の開口長 dに寸法分布が生じる。

【0013】さらに、シリコン基板上に回路を集積する場合、nMOSのウェルや絶縁拡散層等を形成するために、上記と同程度の、高温で長時間の熱処理が行われる。このような、熱処理による結晶欠陥はシリコンウエハのロット毎に違い、且つウエハ内の各部分毎でも異なる為、開口部毎にその開口長dの寸法分布が異なる。マイクロメカニクスデバイスと電子回路とを集積化する場合には、前記結晶欠陥のために基板表面の開口端の直線性を精度良く作製できないという問題が生じる。加えて、この方法では、前述したSOI基板を用いて作製するピエゾ抵抗カンチレバーのような予め形成したデバイスの下部に拡散層を形成することはできない。

【0014】本発明は、上記従来技術の有する問題点に鑑みなされたものであり、その目的は、(1)シリコン 基板の裏面のみからエッチングしてスルーホールを作製でき、(2)シリコンウエハ間及びロット間のウエハ厚さバラツキによらず所望の開口長 dを得ることができ、(3)シリコンウエハ間及びロット間のOFの角度バラツキによらず所望の開口長 dを得ることができ、(4)使用するシリコン結晶異方性エッチング液の種類によら

(6)長時間の高温熱処理を施しても、開口端面を直線性よく形成でき、(7)基板表面に形成するデバイス形状によらない、スルーホールの作製方法、スルーホール形成用基板、スルーホールを有する基板、及びこれを用いたデバイスを提供するものである。

ず精度良くスルーホールの開口長 dを制御でき、(5)

生産性が高く、且つ製造の容易で作製再現性の高い、

[0015]

【課題を解決するための手段】かかる目的を達成する本発明は、シリコン基板にスルーホールを作製する方法であって、(a) 該基板表面のスルーホール形成部位に前記基板材料に対して選択的にエッチングが可能な犠牲層を形成する工程と、(b) 前記基板上に該犠牲層を被覆するように耐エッチング性を有するパッシベイション層を形成する工程(c) 前記犠牲層に対応した開口部を有するエッチングマスク層を前記基板裏面に形成する工程と、(d) 該開口部より前記犠牲層が露出するまで基板を結晶軸異方性エッチングにてエッチングする工程と、(e) 前記基板エッチング工程により露出した部分より前記犠牲層をエッチングし除去する工程と、(f) 前記パッシベイション層の一部を除去しスルーホールを形成する工程と、を有することを特徴とするスルーホールの作製方法である。

【0016】また、シリコン基板にスルーホールを作製 する方法であって、(a)前記基板の一部にシリコンエ ピタキシャル成長を阻止するエピタキシャル阻止層を形 成し、前記基板上にシリコンのエピタキシャル層を形成 することにより前記エピタキシャル阻止層上のスルーホ ール形成部位に前記基板材料に対して選択的にエッチン グが可能な犠牲層を形成する工程と、(b)前記基板上 に該犠牲層を被覆するように耐エッチング性を有するパ ッシベイション層を形成する工程(c)前記犠牲層に対 応した開口部を有するエッチングマスク層を前記基板裏 面に形成する工程と、(d)該開口部より前記エピタキ シャル阻止層が露出するまで基板を結晶軸異方性エッチ ングによりエッチングする工程と、(e)前記エピタキ シャル阻止層の前記基板エッチング工程により露出した 部分を除去する工程と、(f)前記エピタキシャル阻止 層の除去部分より前記犠牲層をエッチングし除去する工 程と、(g)前記パッシベイション層の一部を除去しス ルーホールを形成する工程と、を有することを特徴とす るスルーホールの作製方法である。

【0017】本発明によれば、基板の表面に開口寸法を決定する犠牲層を基板に形成することにより、基板裏面側からエッチングする場合、基板の厚み、OFの角度バラツキ、及びエッチング液の濃度バラツキ等により生じる開口寸法の誤差、高温熱処理による開口端の直線性劣化等を回避することができ高精度に開口寸法を制御することが可能となる。また、犠牲層を基板に埋め込み形成する時には、基板表面の平坦性を保つことができる。本発明の作製方法は生産性が高く、且つ製造が容易で作製再現性の高いスルーホールの作製方法である。

[0018]

【発明の実施の形態】以下の本発明のスルーホールの形成工程を詳細に説明する。

【0019】本発明では、まず、シリコン基板の異方性 エッチング前に基板表面に犠牲層を形成する。そして、 犠牲層を形成した基板の表面にさらにバッシベイション 層を形成し、裏面より基板をエッチングする。この時、 基板の裏面にはエッチング液にエッチング耐性の有る開 口部を有するマスク層を設けておき、該開口部からシリ コン基板をエッチングし溝を形成する。シリコン基板の エッチングは、結晶軸異方性エッチングとなるエッチン グ液により行い、KOH、EDP、TMAH、ヒドラジ ン等の結晶面によるエッチング速度差を生じるエッチン グ液が用いられる。エッチングを進めることにより、エ ッチングにより形成される溝は犠牲層に達する。次に犠 性層を除去するわけであるが、犠牲層はシリコン基板と パッシベイション層との間に挟まれており、犠牲層が速 やかにエッチングできる様に犠牲層は等方性エッチング にてエッチングされる。等方性エッチング液としては、 犠牲層をエッチングした後に、シリコン基板が等方性エ ッチングされて開口長の制御ができなくならない様に、 シリコン基板を等方性エッチングしないエッチング液か ら選ばれる。これにより、シリコン基板にパッシベイシ ョン層を形成した場合にはパッシベイション層からなる メンブレンが形成される。この後開口部分のパッシベイ ション層をエッチングすることによりスルーホールを形 成することができる。

【0020】ここで、犠牲層に用いられる好ましい材料としては多結晶シリコン膜が挙げられる。多結晶シリコン膜はLSIプロセスとのコンパチビリティーに優れており、プロセス再現性が高く犠牲層に好適である。多結晶シリコン膜を犠牲層に用いることで、犠牲層をエッチングするための等方性エッチング液をシリコン結晶異方性エッチング液としても用いることができるため、裏面開口部を介してシリコン基板をエッチングし、同一のエッチング液にて犠牲層を除去することが可能となり、工程が容易となる。犠牲層の厚みとしては薄膜形成可能な厚みであればよい。犠牲層厚みが薄いと、シリコン液が侵入しにくくなるが、犠牲層をエッチングする工程と基板

をエッチングする工程を交互又は同時に繰返すことによ り、犠牲層による開口長の制御が同様に可能となる。例 えば、犠牲層に数百~数千オングストロームの多結晶シ リコンを用いた場合には、犠牲層の等方性エッチングと 基板と異方性エッチングを同時に行うことができる。 【0021】また、シリコン基板上に形成される犠牲層 はフォトリソグラフィプロセス、及びエッチングを適用・ することで所望の形状にパターニングされるもしくは、 シリコン基板の一部の結晶性、材質を変化させる、ある いは多孔質化させることによりシリコン基板上に埋め込 み犠牲層として形成される。このような埋め込み犠牲層 の形成方法を具体的に説明すると、多孔質シリコンはシ リコン基板の一部を陽極化成(Anodizatio n) することにより形成できる。5~50%の体積濃度 の弗化水素酸(以後、弗酸と言う)をいれた容器に、シ リコン窒化膜、レジスト等の弗酸に耐触性を持つ膜によ り被覆されたシリコン基板と白金電極を浸せきする。多 孔質シリコンを形成する所望の部分の前記耐触性を持つ 膜の一部は除去してある。白金電極をマイナス電極、シ リコン基板をプラス電極に接続して5~数100mA/ cm²の電流を流すとシリコン基板は開口部から0.5 から10μm/分程のスピードで多孔質化される。ま た、シリコン基板の両面に接触する弗酸を隔離するよう に容器内を2分割して、各々の分割容器に電極を挿入し 電流を流してもよい。この場合にはシリコン基板に直接 電極を取り付ける必要がない。このようにして、前記耐 触性を持つ膜の一部を除去した部分に多孔質シリコン層 を有するシリコン基板を得ることができる。反応条件に より異なるが、弗酸に耐性のある膜としては、Cr、C u、Ag、Pd、Au、Pt、シリコン窒化膜、多結晶 シリコン等が利用できる。また、陽極化成の為に電圧を 印加するシリコン基板に、基板とは異なる電荷極性を有 する不純物拡散層を設け耐触性を持つ膜として利用する ことも可能である(K. Imai, Solid-Sta teElectronics Vol. 24, p159 -164).

【0022】以上の方法により形成した多孔質層は水酸化ナトリウム水溶液、あるいは弗酸等のエッチング液を用いることにより、シリコンの多孔質層とシリコン基板のエッチング速度の違いにより多孔質層のみを高速で選択的にエッチングすることができる。多孔質シリコンのエッチング液としては、弗酸系のエッチング液として、弗酸+過酸化水素酸(H_2O_2)、弗酸+ H_2O_2 +アルコール、バッファード弗酸(HFENH3FEの混合液)、バッファード弗酸+ H_2O_2 、バッファード弗酸+ H_2O_2 +アルコール、がある。また、シリコンの結晶軸異方性エッチング液を用いても、多孔質シリコンを等方性エッチングすることが可能である。異方性エッチング液を用いることで、エッチング液を変えずに埋め込み犠牲層を等方性エッチングできる。

【0023】埋め込み犠牲層としては上述の他に、シリ コン基板に形成した多孔質シリコンを熱酸化して得られ る、二酸化シリコンを用いることも可能である。二酸化 シリコンは、通常の単結晶シリコンの酸化速度に比べ て、百倍以上も早く (H. Takai and T. I toh, "Porous silicon layer s and its oxide for the s ilicon-on-insulator struc ture", J. Appl. Phys., Vol. 6 0. p222-225, 1986)、一部に多孔質シリ コンを埋め込み形成したシリコン基板を酸化することに より多孔質シリコン部分に二酸化シリコンからなる埋め 込み犠牲層を形成できる。この場合も、シリコン基板を マスク層を介して異方性エッチングし、溝が二酸化シリ コンの埋め込み犠牲層に達した後に、弗酸系のエッチン グ液にて開口部より埋め込み犠牲層をエッチングするこ とにより、基板表面に所望の寸法を有する開口を形成す ることができる。

【0024】他の埋め込み犠牲層としては、シリコン基 板とは結晶性の異なる、シリコン基板の一部に埋め込み 形成した多結晶シリコンが用いられる。多結晶シリコン は、シリコン基板の一部にシリコンのエピタキシャル成 長を阻害するエピタキシャル阻止層を形成し、前記基板 上にシリコンのエピタキシャル層を成長させることによ り前記エピタキシャル阻止層上に多結晶シリコン層から なる犠牲層を形成することができる。多結晶シリコンは シリコンの結晶軸異方性エッチング液に対して等方性エ ッチングすることができる。エピタキシャル阻止層とし ては、エピタキシャル成長を阻止する、すなわち、多結 晶または、アモルファス状の構造を有する層であればよ

> $d1 > (D-t/tan(54.7^{\circ}+\alpha)-t/tan(54.7^{\circ}-\alpha)$ $+Rt/sin(54.7^{\circ}+\alpha)+Rt/sin(54.7^{\circ}-\alpha))$... (数3〕

三角関数内の角度αはオフセットにより生じた基板の方 位面と(111)面のなす角度から一義的に決定される ものである。本発明の方法は、他の結晶方位面を有する シリコンにおいても有効である。

【0030】本発明により形成されたスルーホールを調 d'>(D-2t/tan(54.7°)) …(数4)

の関係を有しているものであり、この構成により開口径 をそれほど大きくしなくても基板表面の所望の開口径を 得ることができ、基板の大きさを従来に比べ小型化する ことが可能である。 さらには基板の機械的強度の向上に もつながる。

【0031】本発明において、パッシベイション層を犠 性層上に形成する場合、犠牲層をエッチングすること で、パッシベイション層からなるメンブレンが形成され る。ここで、パッシベイション膜は結晶軸異方性エッチ ング液、及び犠牲層用の等方性エッチング液にエッチン グ耐性を持つ材料からなる。このことにより、基板表面

く、成長温度の熱に耐性を持つ材質からなる。このよう な材料としては例えば、シリコン半導体形成プロセスと のコンパチビリティーに優れた、プロセス再現性の高い 二酸化シリコン膜、シリコン窒化膜、多結晶シリコン膜 が好適である。特に、二酸化シリコン膜やシリコン窒化 膜は異方性エッチング液に対してエッチング耐性が良好 であり、開口でより基板をエッチングするに際して、エ ッチングを停止する事が可能であり、エッチング停止層 の役割も有している。また、埋め込み犠牲層を異方性エ ッチング液にて等方性エッチングする際犠牲層下部のシ リコンがエッチングされるのを防止できる。

【0025】また、高温での熱処理を行うことで結晶欠 陥を有するシリコン基板を用いた場合では、異方性エッ チング後の結晶欠陥による(111)面の荒れが発生す るが、作り込み犠牲層を導入することで開口長dの寸法 精度の高い、寸法分布の無い開口を得ることが可能とな

【0026】開口部と犠牲層の寸法は、開口部を介して エッチングし形成される溝の基板表面側の溝寸法に比べ て犠牲層の寸法が大きくなるようにする。これにより、 犠牲層にて基板表面の開口長を制御することが可能とな る、結晶方位面が(100)のシリコン基板を用いた場 合には、犠牲層の長さ d 1 (図2参照)の範囲を〔数 1]のdを用いて以下の様に表すことができる。

【0027】d1>d …〔数2〕

【0028】また、基板の結晶方位面が(100)から 角度α(°)のオフセットを有するシリコン基板では、 多孔質シリコン層の長さ d 1 は以下〔数3〕の範囲とな る.

べてみると、異方性エッチングによるスルーホールの基 板裏面側の開口径をD'、基板表面 (カンチレバーやイ ンク吐出部等の機能素子形成面)側の開口径を d'と し、シリコン基板の厚みをtとした時に、d'が

[0029]

に様々なデバイスを形成することが可能となる。なお、 パッシベイション層の形成方法としては、従来公知の技 術たとえば真空蒸着法やスパッタ法、化学気相成長、鍍 金法、薄膜塗布法等の薄膜作製技術を用いることが可能 である。

【0032】本発明のスルーホールの作製方法またはス ルーホール形成用基板を用いて、ガスまたは液体供給用 ノズルを作製することが可能である。また、前記基板の 表面に発熱抵抗体、流路、ノズル等を形成することによ りスルーホールをインク供給口に用いたインクジェット プリンターヘッドを作製することが可能である。

【0033】また、本発明において、基板表面の犠牲層上にバッシベイション層を介して薄膜カンチレバーを形成しておき、基板裏面の開口部よりエッチングしスルーホールを形成することにより走査型プローブ顕微鏡に用いるカンチレバーを作製することが可能である。

【0034】(実施例)以下本発明のスルーホール及び その作製方法、該スルーホールを用いて作製したデバイ スを図1乃至図19及び図22の図面に示す実施例を用 いて詳細に説明する。

【0035】(第1実施例)図1は本発明のスルーホールの作製方法の工程を示す断面図である。図2は本発明のスルーホールを作製する為の埋め込み犠牲層11となる多孔質シリコン層を形成した基板の上面図及びその断面図であり、図3(a)は作製したスルーホール形状の特徴の一例を示す断面から見た斜視図である。本発明のスルーホールは図3(a)~(b)に示す様に、従来の図20と比べ、スルーホール断面が、台形形状ではなく、折り曲がった形状が特徴となっている。本発明の形成方法を用いることにより、スルーホール断面形状をエッチング時間により図3(a)~(b)に示す様に変えることが可能である。例えば、これにより、従来(11)の結晶面で囲まれたノズルの流体のコンダクタンスを、所望の値に変えることも可能となる。

【0036】以下に本発明のスルーホールの作製方法を 図1を用いて説明する。基板厚みが525μmで結晶方 位面が(100)のp型で抵抗率が0.02Ω·cmの シリコン基板10上にLPCVD(Low Press ure ChemicalVapour Deposi tion)法を用いて弗酸耐性膜として窒化シリコン膜 9を100nm成膜する。次いで、フォトリソグラフィ プロセスにより形成したフォトレジストをマスクとし て、窒化シリコン膜9をCF4ガスを用いて反応性イオ ンエッチングを行い、ついで、フォトレジストを剥離す ることにより、図1(a)に示すようにシリコンを露出 させた。次に、多孔質シリコンを形成する為の層11を 次のようにして形成した。まず、弗酸(49%):水: エタノール=1:1:1の溶液に窒化シリコン膜9が設 けてあるシリコン基板10を浸し、陽極化成を行った。 この時、シリコン基板と対向電極の間に30mA/cm 2の電流を流した。この時の多孔質化の速度は2μm/ minであり、10μm深さの埋め込み犠牲層となる多 孔質シリコンを形成した。そして、この後に窒化シリコ ン膜9を除去した(図1(b))。埋め込み犠牲層のパ ターンは、図2に示すようにその一辺が d1の正方形と した。

【0037】次にバッシベイション膜12及び後工程にてシリコン基板10を裏面から結晶軸異方性エッチングする際のマスク層13となる窒化シリコン膜を基板表面及び裏面にLPCVDにてそれぞれ500nm成膜した。そして、基板裏面のマスク層に、フォトリソグラフ

ィプロセスにより形成したフォトレジストをマスクとして、CF4ガスを用いた反応性イオンエッチングを行ってシリコン面を露出させ次いで、フォトレジストを剥離することによりマスク層13に図1(c)に示す閉口部14を形成した。図2に基板上面から見た開口部のパターン形状を示すもので、本実施例では開口部の開口長は一辺がDの正方形とした。ここで、開口長Dは、結晶軸異方性エッチング液によりシリコン基板を貫通した際の図2上面図の点線で示した正方形の一辺の幅δが犠牲層である多孔質シリコン層の幅α1に比べて小さくなるようにした。

【0038】フォトレジストを剥離した後にシリコン基板を濃度27%の水酸化カリウム(KOH)水溶液にて液温度90℃で結晶軸異方性エッチングし、(111)の結晶面からなる面で囲まれたピラミッド状の溝を形成した(図1(d))。この状態から、さらにエッチングを進めることにより、埋め込み犠牲層11である多孔質シリコンがKOH水溶液により等方性エッチングされ除去され、パッシベイション膜によるメンブレン17が形成された(図1(e))。この後、基板裏面からCF4ガスを用いてパッシベイション膜のメンブレン部分に反応性イオンエッチングを行い除去し、スルーホール19を形成した(図1(f))。

【0039】なお、基板の厚みを変えた場合の影響を調べる為に、基板厚みが500μmで結晶方位面が〈100〉のシリコン基板に上記と同様の多孔質シリコン層パターン形状で且つ開口部を形成しスルーホールを形成したところ、基板の厚みによらずシリコン基板の表面に本実施例と同様の開口寸法を得ることができた。このように本発明のスルーホールの作製方法では、埋め込み犠牲層の長さd1により開口長d(図3(a)図示、θ=54.7°)が決定でき、基板の厚みバラツキにより表面の開口長が変動することがないことがわかる。

【0040】なお、図1(e)において、結晶軸異方性 エッチングを停止せずに続けることにより、基板断面に おいて埋め込み犠牲層が除去された後に形成された埋め 込み犠牲層下部の突起部がエッチングされ、図3(c) に示す基板断面が(111)面で囲まれたスルーホール を形成することができた。このような断面形状を有する スルーホールでも、基板の厚みバラツキによる開口長d のバラツキを回避することが可能となっていた。

【0041】また、本発明のスルーホールの作製方法では、開口部の開口長Dが多少変動しても、開口長dへの影響がない。このDの許容範囲は、図2において以下の〔数5〕を満たす範囲である。

 $[0042](d1-\delta)>0$ …〔数5〕

【0043】(第2実施例)図4は本発明のスルーホールの作製方法の工程を示す断面図である。図5は本発明のスルーホールを作製する為の犠牲層を形成した基板の上面図及びその断面図である。図6(a)は作製したス

ルーホール形状の特徴の一例を示す断面から見た斜視図である。本発明のスルーホールは図6(a)~(b)に示す様に、従来構成の図20と比べ、スルーホール断面が、台形形状ではなく、折れ曲がった形状が特徴となっている。本発明の作製方法を用いることにより、スルーホール断面形状をエッチング時間により図6(a)~(b)に示す様に突起から凹みに変えることが可能である。例えば、これにより、従来(111)の結晶面で囲まれたノズルの流体のコンダクタンスを、所望の値に変えることも可能となる。

【0044】以下に本発明のスルーホールの作製方法を 図4を用いて説明する。基板厚みが525μmで結晶方 位面が(100)のシリコン基板10上に後工程にてシ リコン基板10を裏面から結晶軸異方性エッチングする 際のマスク層13となる窒化シリコン膜を基板の表面及 び裏面にLPCVD (LowPressure Che mical Vapour Deposition)法 にてそれぞれ500nm成膜した。そして、基板裏面の エッチング用マスク層13に、フォトリソグラフィプロ セスにより形成したフォトレジストをマスクとして、C F4ガスを用いた反応性イオンエッチングを行って、シ リコン面を露出させ、次いでフォトレジストを剥離する ことにより、マスク層13に開口部14を形成した。基 板の表面の窒化シリコン膜をCF4ガスを用いた反応性 イオンエッチングにて除去した後、真空蒸着法にて犠牲 層11となるCu薄膜を3μm成膜し、フォトリソグラ フィプロセスにより形成したフォトレジストをマスクと して、Cu薄膜を塩化第2鉄水溶液(20%)にてエッ チングした後、フォトレジストを剥離し、図4(a)に 示す犠牲層11を形成した。図5に基板上面から見た犠 性層のパターンを示し、本実施例ではその一辺がd1の 正方形とした。ここで、開口部の開口長Dは、結晶軸異 方性エッチング液によりシリコン基板を貫通した際の図 5上面図の点線で示した正方形の一辺の幅δが犠牲層の 幅d1に比べて小さくなるようにした。

【0045】次にパッシベイション膜12となる窒化シリコン膜(アモルファスシリコンナイトライド:a-SiN)を500nm成膜した(図4(a))。

【0046】フォトレジストを剥離した後にシリコン基板を濃度27%の水酸化カリウム(KOH)水溶液にて液温度90℃で結晶軸異方性エッチングし、(111)の結晶面からなる面で囲まれたピラミッド状の台形形状となる溝を形成した(図4(c))。そして、犠牲層を露出させた後、塩化第2鉄水溶液(20%)にてCu犠牲層を等方性エッチングすることにより除去した(図4(d))。次いで、再度KOH水溶液により犠牲層下部のシリコンをエッチングし犠牲層のあった下部のシリコンが結晶軸異方性エッチングされ、バッシベイション膜のメンブレンが形成された(図4(e))。この後、裏面からCF4ガスを用いて反応性イオンエッチングを行

いパッシベイション膜によるメンブレン部分を除去し、スルーホールを形成した(図4(f)).

【0047】なお、図4(e)において、結晶軸異方性 エッチングを停止せず続けることにより、基板断面の突 起部がエッチングされ、図6(b)のような犠牲層下部 が垂直となる断面をもつスルーホールを形成できた。さらにエッチングを行うことにより、図6(c)に示す基 板断面が(111)面で囲まれたスルーホールを形成することができた。このような断面形状を有するスルーホールでも、基板の厚みバラツキによる開口長 dのバラツキを回避することが可能となっていた。

【0048】(第3実施例)本発明に用いる埋め込み犠牲層を形成した基板の上面図及びその断面図を図7に示す。基板上面から見た埋め込み犠牲層のパターンを一辺がd2とする正方形形状とし、第1実施例と同様の工程を用いてスルーホールを作製した。但し、基板裏面の開口部を (110) の方位に対して角度 α ずらしてパターニングした。 α は1° とした。なお、d2及び裏面開口部の寸法により決定される δ との間に〔数3〕のd1をd2とする関係がなりたっている。

【0049】作製したスルーホールの基板表面の開口長dは、d2と略一致した正方形形状となり、角度αによらずに埋め込み犠牲層の形状により決定できた。すなわち、本発明のスルーホールの作製方法により、シリコンウエハ間及びロット間のOFの角度バラツキがあっても所望の開口長dを得ることができた。

【0050】(第4実施例)本発明に用いる犠牲層を形成した基板の上面図及びその断面図を図8に示す。基板上面からみた犠牲層のパターンが直径d1とする円形状とし、第2実施例と同様の工程を用いてスルーホールを作製した。但し、基板裏面の開口部を(110)の方位に対して角度 α ずらしてパターニングした。 α は1°とした。

【0051】作製したスルーホールの基板表面の開口長 dは、円形の犠牲層を囲む図8の2点斜線で示した正方 形形状となり、角度αによらずに犠牲層の直径により決 定できた。すなわち、本発明のスルーホールの作製方法 により、シリコンハウス間及びロット間のOFの角度バ ラツキがあっても所望の開口長dを得ることができた。 【0052】(第5実施例)本発明の第5実施例である スルーホールの作製方法を以下に説明する。犠牲層をし PCVD (LowPressure Chemical Vapour Deposition)による多結晶 シリコン膜(以下poly-Si膜)、パッシベイショ ン層及びマスク層をLPCVD法による窒化シリコン膜 に変えた以外は、図4の工程と同様の方法によりスルー ホールを作製した。KOH水溶液によりシリコン基板を 異方性エッチングし、犠牲層を露出させた。さらにエッ チングを進めることにより、犠牲層がKOH水溶液によ り等方性エッチングされると同時に犠牲層のあった下部 のシリコンが結晶軸異方性エッチングされ、図4(e) に示したと同様のバッシベイション膜のメンブレンが形成された。この後、裏面からCF4ガスを用いて反応性イオンエッチングを行いバッシベイション膜のメンブレン部分を除去し、図4(f)と同様のスルーホールが作製できた。作製したスルーホールの開口長は、第2実施例のスルーホールの開口長と同様であった。犠牲層、及びバッシベイション層の材料に制限されることなく、精度良くスルーホールの開口長 dを制御できた。

【0053】(第6実施例)本実施例では、スルーホール作製方法を利用して作製した薄膜カンチレバーについて説明する。薄膜カンチレバーはSPM用のプロープとして利用することができる。作製した薄膜カンチレバーの斜視図を図10に示す。本発明の薄膜カンチレバー26を保持するシリコンブロック28の断面は、従来の点線で示した直線状ではなく、折れ曲がった形状を有している。シリコンブロックは、カンチレバーをAFM装置にマウントする為に、取り扱いに十分な大きさが必要である。本発明に係る図10に示す薄膜カンチレバーでは開口部を従来に比べて小さくしても同様の長さのカンチレバーを得ることが可能であり、シリコンブロックのチッピングサイズを小さくできる。これにより、シリコンウエハー一枚当りに形成可能なカンチレバー数を増やす事ができ、一プローブ当りのコストを低減できる。

【0054】以下に本発明の薄膜カンチレバーの作製方法を図9を用いて説明する。基板厚みが525μmで結晶方位面が〈100〉のn型で抵抗率が0.02Ω・cmのシリコン基板20に第1実施例と同様の方法により多孔質シリコン27を形成した(図9(a))。次に、酸化ガスを用いて多孔質シリコン27が形成されたシリコン基板20を熱酸化して、二酸化シリコンからなる埋め込み犠牲層21を形成した。埋め込み犠牲層を形成する際に、二酸化シリコンがシリコン基板にも同時に形成される(図9(b))。本実施例ではこの基板上に形成された二酸化シリコンをバッシベイション層22とした

【0055】次に、構造体層25及び後工程にてシリコン基板20を裏面から結晶軸異方性エッチングする際のマスク層23となる窒化シリコン膜をLPCVDにて500nm成膜した(図9(c))。基板裏面のマスク層23に、フォトリソグラフィプロセスにより形成したフォトレジストをマスクとして、CF,ガスを用いて反応性イオンエッチングを行い、フォトレジストを剥離し、シリコンが露出した開口部24を形成した。さらに、構造体層を開口部を形成したと同様の方法を用いて薄膜カンチレバー部分26部分を形成した(図9(d))。【0056】次いで、シリコン基板20を濃度22%のTMAH水溶液にて液温度80℃で基板を結晶軸異方性エッチングし、(111)の結晶面からなる面で囲まれ

た台形状の溝を形成した(図9(e))。次に、バッフ

ァード弗酸により埋め込み犠性層 21をエッチング除去し、スルーホール29を形成した(図9(f))。最後に、シリコン基板をシリコンブロック28に分割することで、図10に示した薄膜カンチレバーが作製できた。【0057】エッチング液であるTMAH水溶液の濃度を変えた場合を調べるために、図9(e)に示したシリコン基板を濃度10%のTMAH水溶液にて液温度80℃で基板を結晶軸異方性エッチングし、図9(f)の工程により薄膜カンチレバーを作製したところ、結晶軸異方性エッチング液の濃度によらず上記と同様の大きさのスルーホールを形成できた。すなわち、本発明の方法によれば精度良くスルーホールの開口長を制御でき、同等の長さの薄膜カンチレバーを得ることができることがわかる。

【0058】(第7実施例)本実施例では、スルーホール作製方法を利用して作製した薄膜カンチレバーについて説明する。薄膜カンチレバーはSPM用のプローブとして利用することができる。作製した薄膜カンチレバーの斜視図を図12に示す。本発明の薄膜カンチレバー26を保持するシリコンブロック28の断面は、従来の点線で示した直線状ではなく、折れ曲がった形状を有している。シリコンブロックは、カンチレバーをAFM装置にマウントする為に、取り扱いに十分な大きさが必要である。図12に示す薄膜カンチレバーでは開口部を従来に比べて小さくしても同様の長さのカンチレバーを得ることが可能であり、シリコンブロックのチッピングサイズを小さくできる。これにより、シリコンウエハー枚当りに形成可能なカンチレバー数を増やす事ができ、一プローブ当りのコストを低減できる。

【0059】以下に本発明の薄膜カンチレバーの作製方法を図11を用いて説明する。基板厚みが525 μ mで結晶方位面が〈100〉のシリコン基板20上にLPC VD〈Low Pressure Chemical Vapour Deposition)法を用いて犠牲層21となる多結晶シリコン膜(以下poly-Si膜)を500 μ m成膜し、フォトリソグラフィプロセスにより形成したフォトレジストをマスクとして、poly-Si膜をCF4ガスを用いて反応性イオンエッチングを行った後、フォトレジストを剥離することで犠牲層21を形成した。

【0060】次に酸化ガスを用いてシリコン基板20を熟酸化して、300nmのパッシベイション膜22を基板及び犠牲層表面に形成した(図11(b))。この後、構造体層25及び後工程にてシリコン基板20を裏面から結晶軸異方性エッチングする際のマスク層23となる窒化シリコン膜をLPCVDにて500nm成膜した(図11(c))。基板裏面のマスク層に、フォトリソグラフィプロセスにより形成したフォトレジストをマスクとして、CF4ガスを用いて反応性イオンエッチングを行った後、フォトレジストを剥離することで、シリ

コンが露出した開口部24を形成した。さらに、構造体層を開口部を形成したと同様の方法を用いて薄膜カンチレバー26部分を形成した(図11(d))。

【0061】シリコン基板20を濃度22%のTMAH 水溶液にて液温度80℃で基板を結晶軸異方性エッチングし、(111)の結晶面からなる面で囲まれたピラミッド状の凹部を形成し、さらにエッチングを進めることにより犠牲層21がTMAH水溶液により等方性エッチングされると同時に犠牲層下部のシリコンが結晶軸異方性エッチングされた後にパッシベイション膜22のメンブレンが形成された(図11(f))。この後、HF水溶液にてパッシベイション膜22をエッチングしメンブレン27部分を除去、スルーホールを形成した(図11(g))。最後に、シリコン基板をシリコンブロック28に分割することで、薄膜カンチレバーが作製できた(図12参照)。

【0062】更に、エッチング液であるTMAH水溶液の濃度を変えた場合を調べるために、図11(d)に示したシリコン基板を濃度10%のTMAH水溶液にて液温度80℃で基板を結晶軸異方性エッチングし、図11(e)から(f)の工程により薄膜カンチレバーを作製したところ、エッチング液濃度によらず上記と同様の大きさのスルーホールを形成できた。このように本発明の方法によれば、TMAH水溶液の濃度によらず、精度良くスルーホールの開口長を制御でき、同等の長さの薄膜カンチレバーを得ることができることがわかる。

【0063】(第8実施例)本実施例にて、図20に示したSOI基板を用いたピエゾ抵抗カンチレバーに、本発明のスルーホールの作製方法を応用した例について説明する。図13及び図14にピエゾ抵抗カンチレバーの作製工程図を示す。工程図は正面図及び正面図に記入した断面での断面図からなる。

【0064】図20と同様のp型シリコン基板51に二酸化シリコン層52とn型シリコン層53が形成されたSOIウエハ50を用いた(図13(a))。n型シリコン層53の一部を図13(b)に示すようにフォトリソグラフィとCF4ガスを用いた反応性イオンエッチングにより除去し、露出した二酸化シリコン層52をバッファード弗酸にてエッチングする。次に、n型シリコン層53を弗酸耐性膜のマスク(図13(b)実線)として用いて、p型シリコン基板51を電極として陽極化成を行い30μm深さの多孔質シリコン59(図13

(b) 斜線領域)を形成した。陽極化成を長く行うことで多孔質シリコン領域が横方向に延び、カンチレバーとなるn型シリコン層の下部のp型シリコン基板も多孔質化した。次に、n型シリコン層にボロン(B)を注入・拡散し抵抗体55を形成した(図13(c))。次にn型シリコン層53及び二酸化シリコン層52にカンチレバーのパターンをフォトリソグラフィプロセスとエッチ

ングによりパターニングし、次いで、酸化ガスを用いて 多孔質シリコン59を熱酸化して、二酸化シリコンから なる埋め込み犠牲層61を形成した。埋め込み犠牲層を 形成する際には、同時に抵抗体55表面及びシリコン基 板裏面も酸化され二酸化シリコン薄膜57と二酸化シリ コン層54が形成される。裏面の二酸化シリコン層54 には異方性エッチングのための開口部56を設けた(図 13(d))。次に、二酸化シリコン薄膜57にコンタ クトホールを設け、A 1 金属電極 5 8 を形成した (図1 4(e))。次いで、基板裏面の開口部56からシリコ ンの結晶軸異方性エッチング液であるEDPによりp型 シリコン基板を埋め込み犠牲層61が露出するまで異方 性エッチングし(111)面からなる溝を形成した(図 14(f))、続いてバッファード弗酸により埋め込み 犠牲層61のメンブレン部をエッチング除去し、スルー ホールを作製することによりピエゾ抵抗カンチレバーが 作製できた(図14(g))。

【0065】本発明の方法においては、スルーホールの基板表面の開口長dは図13の埋め込み犠牲層の幅d1より決定でき、基板の厚み、OF等バラツキにより開口長dが変動することがない。これにより、所望の長さのカンチレバーを常に作製することができ、共振周波数やばね定数等の機械的特性の揃ったピエゾ抵抗カンチレバーを提供することができた。

【0066】(第9実施例)本実施例にて、図20に示したSOI基板を用いたピエゾ抵抗カンチレバーに、本発明のスルーホールの作製方法を応用した例について説明する。図15及び図16にピエゾ抵抗カンチレバーの作製工程図を示す。工程図は正面図及び正面図に記入した断面での断面図からなる。

【0067】図20と同様のp型シリコン基板51に二 酸化シリコン層52と n型シリコン層53が形成された SOIウエハ50を用い(図15(a))、熱酸化によ り二酸化シリコン膜54を形成した後に、表面の二酸化 シリコン膜をHF水溶液にて除去し、n型シリコン層に ボロン(B)を注入・拡散して抵抗体55を形成し(図 15(b))、フォトリソグラフィプロセスとエッチン グにより、n型シリコン層にカンチレバーのパターン を、裏面の二酸化シリコン膜54に開口部56を夫々設 ける。次に、カンチレバー上に二酸化シリコン薄膜57 を形成する。二酸化シリコン薄膜57の一部をHF水溶 液にてエッチング除去し、シリコンが露出した部分に犠 性層61を形成する(図15(c)), 犠牲層はLPC VDにより成膜したpoly-Si膜を用いた。次に、 基板表面の全面にパッシベイション層62となる二酸化 シリコン薄膜をスパッタ法により形成し、コンタクトホ ールを設け、A1金属電極58を形成する(図16 (d))。開口部56からシリコンの結晶軸異方性エッ

(ロ))。 開口部 うちがらシリコンの結晶軸 美力性エッチング液である EDPにより p型シリコン 基板をエッチングし(111)面からなる溝を形成し、続いて EDP

により犠牲層61を等方性エッチングした。このとき、同時に犠牲層下部のシリコンがエッチングされ、犠牲層が完全に除去されカンチレバー下部のシリコンがエッチング除去される(図16(e))。この後、HF水溶液にてパッシベイション膜22の一部をエッチング除去し、スルーホールを形成を作製することによりピエゾ抵抗カンチレバーが作製できた(図16(f))。

【0068】スルーホールの基板表面の開口長dは図15の犠牲層の幅d1より決定でき、基板の厚み、OF等バラツキにより開口長dが変動することがない。これにより、所望の長さのカンチレバーを常に作製することができ、共振周波数やばね定数等の機械的特性の揃ったピエゾ抵抗カンチレバーを提供することができた。

【0069】(第10実施例)本実施例にて、インクジェットプリンターヘッド(以下、単にインクジェットヘッドとも称す)に、本発明のスルーホールの作製方法を応用した例について説明する。

【0070】まず、本発明を適用可能なインクジェットプリンターヘッドの一般的な構成について説明する。

【0071】図17は、本発明を適用可能なインクジェットプリンターヘッドの一例を示す摸式図であり、説明のために適当な面で切断してある。尚、本図において電気熱変換素子を駆動するための電気的な配線等は図示していない。

【0072】図17において304は吐出エネルギー発生素子301及びインク供給口303を備えるSi基板であり、長溝状の貫通口からなるインク供給口303の長手方向の両側に吐出エネルギー発生素子である電気熱変換素子301がそれぞれ1列ずつ千鳥状に電気熱変換素子の間隔が片側300dpiピッチで配列されている。この基板304上にはインク流路を形成するためのインク流路壁となっている被覆樹脂層306が設けられており、この被覆樹脂層306上に更に吐出口302を備える吐出口プレート305が設けられている。ここで、図17においては被覆樹脂層306と吐出口プレート305とは別部材として示されているが、この被覆樹脂層306をスピンコート等の手法によって基板304上に形成することにより被覆樹脂層306と吐出口プレート305とを同一部材として同時に形成することも可能である。

【0073】本実施例では上述のインク供給口部分の作製に本発明のスルーホールの作製方法を適用するものである。

【0074】ところで、上述の構成のインクジェットプリンターへッドのインク供給口を異方性エッチングによって形成する場合には、先に説明したようにスルーホール (インク供給口)の径が、基板の厚み、オリフラ角度のばらつき及びエッチング液濃度のばらつき等によりへッドによってばらついてしまうことがある。このインク供給口径にばらつきが生じると各吐出エネルギー発生素子とインク供給口間の距離がばらつくため各吐出エネル

ギー発生素子でのインク供給特性が不均一となりインクジェットプリンターヘッドの動作周波数特性に多大な影響を及ぼす。したがって、上述の構成のインクジェットプリンターヘッドにおいては吐出エネルギー発生素子とインク供給口間の距離を高精度に制御することが重要であるが、本発明のスルーホールの作製方法を適用することにより、高精度のインク供給口を容易に作製することができ、高品位のインクジェットプリンターヘッドを提供することができるものである。

【0075】以下、本実施例の作成工程を図18の工程 断面図を用いて説明する。尚、図18は図17における A-A'線で切断したときの断面図として示されている。 また、図面中基板の右側は一部省略されており、インク 供給口は実際には基板中央付近に設けられるものである。

【0076】本実施例においては、基板として基板厚み が625μmで結晶方位面が(100)のシリコン基板 を用いた。まず、後の熱処理工程時の基板のクラックを 防止するため、基板を酸化ガスにて熱酸化し、基板表面 に二酸化シリコンを形成した。次いで、nMOSのウェルや 絶縁拡散層を形成するため、該基板をCMOSプロセス におけるpウエル形成と同様の熱処理条件、すなわち、 酸素雰囲気中で1200℃、8時間の熱処理条件にて熱 処理を施した。次いで、先ほど基板面に形成された二酸 化シリコンをバッファード弗酸により除去して基板面を 清浄化した。この後上記高温熱処理を施したシリコン基 板100上に酸化ガスを用いた熱酸化により再度二酸化 シリコンを形成し、フォトリソグラフィとバッファード 弗酸のエッチングによりスルーホール形成部位以外の部 分の二酸化シリコンを除去し、二酸化シリコンからなる エピタキシャル阻止層98を形成した。次にモノシラン ガスを用いて誘導加熱式エピタキシャル成長装置により 基板表面にエピタキシャル層99を形成した。なお、エ ピタキシャル阻止層98である二酸化シリコンの上には シリコンがエピタキシャル成長する代わりに多結晶シリ コンが形成される。本実施例ではこの多結晶シリコンを 犠牲層111として用いる。次に基板を更に酸化ガスに て熱酸化し、基板の表面及び裏面に二酸化シリコン層1 01、102を形成し、基板裏面側の二酸化シリコン層 102の一部をフォトリソグラフィプロセスとバッファ ード弗酸によるエッチングにて除去しシリコンを露出さ せエッチング用の開口部116を形成した(図18 (a)).

【0077】次いで、基板表面側の二酸化シリコン層101の一部をフォトリソグラフィプロセスとHF水溶液によるエッチングしてシリコンを露出させた。この後、二酸化シリコン層101上にインク液の沸騰により発生する圧力を利用するバブルジェット方式用の発熱抵抗体103を形成し、さらに発熱抵抗体103上に窒化シリコン膜からなるパッシベイション層97を表面に形成し

た(図18(b))。開口部110と犠牲層111の寸法は、図2に示したと同様に、裏面からエッチングによりシリコン基板を貫通した場合の表面の開口寸法に比べて犠牲寸法が大きくなるようにした。この後、後工程にてエッチング除去することにより流路107となる流路形成層104を設け、さらに流路形成層104上部に吐出口106を有するノズル形成層105を設けた(図18(c))。

【0078】開口部116からTMAHによりシリコン 基板をエッチングし(111)面からなる溝を形成し た。ここで、シリコン異方性エッチングは、二酸化シリ コンからなるエピタキシャル阻止層98にてエッチング が停止する(図18(d))。エピタキシャル阻止層9 8は、エッチング停止層の役割をなし、ウエハ内または ウエハ間に複数の溝を形成した際の各溝でのエッチング 終了時間のバラツキに関係なく、次の工程である犠牲層 をエッチングする工程と異方性エッチング工程を独立に 管理することが可能となる。つづいて、バッファード弗 酸にてエピタキシャル阻止層98をエッチングし、TM AHにて犠牲層111を等方性エッチングして除去する ことで窒化シリコン膜からなるパッシベイション層の一 部からなるメンブレンが形成された。この後、CF4を 用いたRIE (リアクティブイオンエッチング) により 犠牲層111のあった上部のパッシベイション膜97を 除去し、スルーホールであるインク供給口109を形成 し、流路形成層104を除去することによりインクジェ ットプリンターヘッドを作製した(図18(e))。

【0079】本発明の方法によりインク供給口を作製したことにより、表面のインク供給口の端部から発熱抵抗体の中心までの距離しが、開口部の開口長変動や、シリコン基板の厚み、OF等のバラツキ、高温熱処理による開口端の直線劣化等により変動することを回避できた。これにより、各吐出口におけるインク供給特性を揃えることができ、インクを安定且つ高精度に供給できるインク供給口を有するインクジェットプリンターヘッドを提供することが出来た。

【0080】また、本発明ではエピタキシャル阻止層として二酸化シリコンを用いたが、エピタキシャル成長を行う際の成長温度に対して耐熱性を有し、エピタキシャル成長を阻害する非晶質、多結晶体等の材料であれば金属、半導体、絶縁体等、電気的特性に拠らず何れを用いても構わない。また、エピタキシャル阻止層をエッチング停止層として用いる場合には、さらに、シリコン結晶軸異方性エッチング液に耐性のある材料を用いることとなる。

【0081】(第11実施例)本実施例にて、インクジェットプリンターヘッドに、本発明のスルーホールの作製方法を応用した例について、図19の作製工程の断面図を用いて説明する。

【0082】基板として基板厚みが625μmで結晶方

位面が(100)のシリコン基板を用いた。まず、後の 熱処理工程時の基板のクラックを防止するため、基板上 に酸化ガスにて熱酸化し、基板表面に二酸化シリコンを 形成した。ついで、nMOSのウェルや絶縁拡散層を形成す るため、該基板をCMOSプロセスにおけるpウェル形 成と同様の熱処理条件、すなわち、酸素雰囲気中で12 00℃、8時間の熱処理条件にて熱処理を施した。次い で、先ほど基板面に形成された二酸化シリコンをバッフ ァード弗酸により除去して基板面を清浄化した。この 後、上記高温熱処理を施したシリコン基板上に酸化ガス を用いた熱酸化し、基板の表面及び裏面に二酸化シリコ ン層101、102を形成した。更に基板表面側の二酸 化シリコン層101上にインク液の沸騰による圧力発生 を利用するバブルジェット方式用の発熱抵抗体103を 形成し、一方、基板裏面側の二酸化シリコン層102の 一部をフォトリソグラフィプロセスとHF水溶液による エッチングにて除去しシリコンを露出させ開口部116 を形成した(図19(a))。次に、二酸化シリコン層 101の一部にフォトリソグラフィプロセスとHF水溶 液によるエッチングにてシリコンを露出させた後に、該 シリコンが露出した部分に犠牲層となるpoly-Si 膜を成膜し、フォトリソグラフィプロセスとCF4を用 いたRIEによるパターニングすることで犠牲層111 を形成し、さらに窒化シリコン膜からなるパッシベイシ ョン層112を表面に形成した(図19(b))、開口 部と犠牲層の寸法は、図5に示した同様に、裏面よりエ ッチングによりシリコン基板を貫通した際の表面の開口 寸法に比べて犠牲層寸法が大きくなるようにした。この 後、後工程にて除去することにより流路107となる流 路形成層104を設け、さらに流路形成層104上部に 吐出口106を有するノズル形成層105を設けた。開 口部116からTMAHによりシリコン基板をエッチン グし(111)面からなる溝を形成し、続いてTMAH により犠牲層111を等方性エッチングして除去し、さ らにエッチングを進めることにより犠牲層があった下部 のシリコンがエッチングされる。この後、CF4を用い たRIEにより犠牲層のあった上部のパッシベイション 膜112を除去し、スルーホールであるインク供給口1 09を形成した。最後に流路形成層を除去することによ りインクジエットプリンターヘッドを作製することがで きた(図19(d))。

【0083】本発明の方法によりインク供給口を作製したことにより、表面のインク供給口の端部から発熱抵抗体の中心までの距離しが、開口部の開口長変動や、シリコン基板の厚み、OF等バラツキ、高温熱処理による開口端の直線性劣化等により変動することを回避できた。これにより、各吐出口におけるインク供給特性をそろえることができ、インクを安定かつ高精度に供給できるインク供給口を有するインクジェットプリンターヘッドを提供することが出来た。

【0084】(第12実施例)上述の実施例のようにスル ーホールの作製方法をインクジェットヘッドに適用する 構成は、例えば、特開平9-11479号公開公報にも記載さ れているが、本発明者らが、該公報に記載される方法や 上述の実施例の方法にて複数個のインクジェットヘッド を作製してみたところ、インク流路部分を形成するため の型となる樹脂を前述のパッシベイション層上に設けて おいた状態で異方性エッチングを行う際に、異方性エッ チング完了後にノズル形成材料及びメンブレン膜にクラ ックが入り、この部分に割れが生じることがあることが 判明した。本発明者らはこのメンブレン部の割れの原因 を調べたところ、この現象はメンブレン膜の応力によっ て生じることがわかった。そこで、本発明者らはこの問 題に鑑み鋭意研究したところ、メンブレン膜となるパッ シベイション層の応力をtensilとすることで、メンブレ ン部の割れを殆ど防止することができることを発見し た。具体的にはLP-SiN (減圧CVD装置にて形成したシリ コン窒化膜)にてメンブレンとなるパッシベイション層 を形成した。本実施例では、本メンブレン部に形成され たLP-SiNによりメンブレン部の応力がtensi1側となるた め異方性エッチング実施後でもメンブレン部に割れが生 じることはなかった。ここで、インクジェットヘッドの 場合、LP-SiNをウエハ全面に堆積すると新たな問題が生 じることが分かった。すなわち、インクジェットヘッド となるウエハ全面にLP-SiNを堆積させるとLP-SiNの下に 存在するN-MOS, P-MOS, PNダイオード等の発熱抵抗体を駆 動する能動素子が正常に動作しなくなり、LP-SiNが能動 素子の電気特性に異常を生じさせることがわかった。そ こで、本発明者らはこの問題を回避するためLP-SiNの形 成パターンを半導体デバイスの形成されている領域外に 形成するようにした。なお、本実施例においてはLP-SiN の能動素子に対する影響を最小限にとどめるためにメン ブレン部のみにLP-SiNを形成するようにしているが、少 なくとも能動素子上にLP-SiNを設けないようにすれば、 LP-SiNの形成領域については本実施例の形態に限られる ものではない。

【0085】以下、本実施例のインクジェットヘッドの 製造方法について説明する。

【0086】図22-a~g及び図23は本実施例のインクジェットへッドの製造方法について説明する工程説明図であり、論点を明確にするために、半導体装置におけるインク供給口部のみを図22-a~eで示し、さらに、本発明の半導体装置の構成図となるように図22-f、g及び図23ではインク吐出圧力発生素子部およびノズル形成部を加えて示している。

【0087】まず、P型シリコン基板、結晶面方位(100)、厚さ625μmのシリコンウエハ210を用意し、これを熱酸化により、100~500人の酸化シリコン膜211をシリコン基板上に形成した。さらに、その上に減圧CVDにより堆積させたシリコン窒化膜212を1000~300

0Åの厚みで形成した。(図22-a)

【0088】次に、上記シリコン窒化膜212を犠牲層形成部近傍のみに残るようにパターニングする。この時、パターニングの際のエッチングによりシリコン基板の裏面についたシリコン窒化膜はすべて除去される。(図22-b)

【0089】次にシリコン基板を熱酸化することにより、基板表面に6000~12000人の酸化シリコン膜213を形成する。この時パターニングされたシリコン窒化膜の下の酸化膜は酸化されず、その両端の酸化膜13のみが選択的に酸化が進み酸化シリコン膜の厚みがシリコン窒化膜が設けられた部分よりも厚くなって基板表面側にも成長している。この後、シリコン窒化膜をエッチングにて除去する。(図22-c)

【0090】次に窒化シリコン膜212の下の部分にあったシリコン酸化膜214の開口部となる部分をパターニング、エッチングし、基板のシリコン面を露出する。そしてこのシリコンが露出した部分に犠牲層となるpolyーSi膜215を形成する。このpolyーSi膜215のパターン幅が、後のプロセスにおいてインク供給口の幅に対応することになる。本パターン幅については後述する。(図22-d)

【0091】次に減圧CVD法により、シリコン窒化膜(LP-SiN)216を500~2000Å堆積し、メンブレン部(犠牲層近傍)のみにこのシリコン窒化膜(LP-SiN)216が残るようにパターンを形成した。次に常圧CVD法により、PSG膜217を堆積し、これを所望のパターンに加工した。次に配線電極となるAI-Cu膜(不図示)をPSG膜217上に堆積し所望のパターンを形成した。この段階で、インクを吐出するために駆動される能動素子が完成される。(図22-e)(本実施例では論点を明確にするため、能動素子部は、この段階では図示せず、インク供給口となるべきところのみを図示した。図22-aからe)

【0092】次に、プラズマCVDにより $1.0\sim1.8\mu$ mの膜厚のプラズマシリコン酸化膜(p-Si0) 218を堆積させ、所望のパターンに加工した。

【0093】次に発熱抵抗体219となるTaNを200~10 00Å程度反応性スパッタリング法によってプラズマシリコン酸化膜(p-Si0)218上に堆積させ、それを所望 のパターンに加工した。次に発熱抵抗体の保護膜となる プラズマシリコン窒化膜(p-SiN)220をプラズマCVD 法により6000~12000Å程度堆積させた。

【0094】次に耐キャビテーション用に用いるTa膜2 21を $200\sim1000$ Å程度スパッタ法により堆積した。そして、Ta膜221を所望のパターンにパターニングした後、電極の取り出しのためのパターニングを施した。 (図22-f)

【0095】次に、インク流路を形成するための型になるフォトレジスト223を基板上に塗布し、インク流路

となるパターンにフォトレジスト層223をパターニングした。次いで、このパターニングされたフォトレジスト層223を被覆するようにインク流路壁及び吐出口プレートを形成するための被覆樹脂層222を設け、更にこの被覆樹脂層222に吐出口224を形成する。

【0096】その後、インクを基板の裏面から供給するためにSi基板を裏面側から異方性エッチングした。この時使用した犠牲層15の幅及びインク供給口225の幅についてそれぞれ形成するのに使用したマスク幅は、145μm、500~700μmであった。ただし、本寸法は製品の使用により任意に設定するものであり、Si基板の厚さ等によっても変わるものである。また、本異方性エッチングに用いたエッチング液はTMAH水溶液であり、エッチング液温80~90℃でのエッチング時間は、Si基板厚が625μm程度のときに15~20時間要した(図22-g)。

【0097】次に基板の異方性エッチング後、インク供給口部分に存在するシリコン窒化膜(LP-SiN)216およびプラズマシリコン窒化膜(p-SiN)220からなるメンブレン部226をフッ素、酸素系のガスを用いたドライエッチングにて除去し、さらにインク流路となるべきところにあるフォトレジスト223を除去することにより、本実施例のインクジェットヘッドを得た(図23)。

【0098】本実施例にインクジェットヘッドでは異方性エッチング時にメンブレン割れを起こすものではなく、高品位の印字が可能であった。また、能動素子の電気特性も正常であり、優れた品質のインクジェットヘッドを高い歩留りで作製することができるものであった。【0099】尚、本実施例においては、犠牲層を用いた例で示したが、特開平9-11479号公開公報に記載されるように犠牲層を用いない場合であっても本実施例の方法は有効であり、メンブレン割れを防止できるものであった。

[0100]

【発明の効果】以上説明したように、本発明のスルーホールの作製方法により、シリコン基板の厚さ、OFの角度、結晶異方性エッチング液濃度等のバラツキ、高温熱処理による開口端の直線性劣化によらず、スルーホールの開口長を再現性よく作製することが可能であった。また、基板裏面よりエッチングによりスルーホールを形成できるため、基板表面に形成されたデバイスによらずスルーホールを容易に作製することが可能であった。

【0101】また、本発明のスルーホールの作製方法及 びスルーホール形成用基板を用いて、長さの一様な薄膜 カンチレバーをウエハ間またはロット間のバラツキなく 作製でき、走査型プローブ顕微鏡等に用いる機械的特性 の揃ったカンチレバーを提供することが可能となった。

【0102】また、本発明のスルーホールを有する基板は、ガスまたは液体供給用ノズルとして用いることができ、前記基板の表面に発熱抵抗体、流路、ノズル等を形

成することによりスルーホールをインク供給口に用いた インクジェットプリンターヘッドを作製することが可能 となった。

【図面の簡単な説明】

【図1】本発明のスルーホールの作製方法の第1実施例、 の作製工程を示す断面図である。

【図2】本発明の第1実施例の埋め込み犠牲層のパターン及び配置を示す断面図である。

【図3】本発明の第1実施例のスルーホールの形状を示す斜視図である。

【図4】本発明のスルーホールの作製方法の第2実施例の作製工程を示す断面図である。

【図5】本発明の第2実施例の犠牲層のパターン及び配置を示す断面図である。

【図6】本発明の第2実施例のスルーホールの形状を示す斜視図である。

【図7】本発明の第3実施例の埋め込み犠牲層のパターン及び配置を示す断面図である。

【図8】本発明の第4実施例の犠牲層のパターン及び配置を示す断面図である。

【図9】本発明のスルーホールの作製方法を用いて作製 した薄膜カンチレバーの作製工程を示す断面図である。

【図10】本発明の第6の実施例の薄膜カンチレバーの 斜視図である。

【図11】本発明のスルーホールの作製方法を用いて作製した薄膜カンチレバーの作製工程を示す断面図である

【図12】本発明の第7実施例の薄膜カンチレバーの斜視図である。

【図13】本発明の第8実施例のピエゾ抵抗カンチレバーの作製工程を示す断面図である。

【図14】本発明の第8実施例のピエゾ抵抗カンチレバーの作製工程を示す断面図である。

【図15】本発明の第9実施例のピエゾ抵抗のカンチレバーの作製工程を示す断面図である。

【図16】本発明の第9実施例のピエゾ抵抗のカンチレバーの作製工程を示す断面図である。

【図17】本発明を適用可能なインクジェットプリンターヘッドの一例を示す摸式図である。

【図18】本発明の第10実施例のインクジェットプリンターヘッドの作製工程を示す断面図である。

【図19】本発明の第11実施例のインクジェットプリンターヘッドの作製工程を示す断面図である。

【図20】従来例のピエゾ抵抗カンチレバーの製造方法 の主要工程を示す断面図である。

【図21】従来例のスルーホール作製の際の課題を説明 する為の断面図である。

【図22】本発明の第12実施例のインクジェットヘッドの製造方法について説明する工程説明図である。

【図23】本発明の第12実施例のインクジェットヘッ

ドを示す模式的断面図である。

【符号の説明】

9 窒化シリコン膜

10、20 シリコン基板

11、21、61 犠牲層

12、22、62 パッシベイション層

13、23 マスク層

14、24、56 開口部

17 メンブレン

19、29、70 スルーホール

25 構造体層

26 薄膜カンチレバー

27、59 多孔質シリコン

28 シリコンプロック

50 SOIウエハ

51 p型シリコン基板

52、54 二酸化シリコン層

53 n型シリコン層

55 抵抗体

57 二酸化シリコン薄膜

58 金属電極

96 窒化シリコン膜

97 プラズマ窒化シリコン膜

98 エピタキシャル阻止層

99 エピタキシャル層

100 シリコン基板

101、102 二酸化シリコン層

103 発熱抵抗体

104 流路形成層

105 ノズル形成層

106 吐出口

107 流路

108 ノズル

109 インク供給口

111 犠牲層

112 パッシベイション層

116 開口部

301 電気熱変換素子

302 吐出口

303 インク供給口

304 Si基板

305 吐出口プレート

306 被覆樹脂層

500 SOIウエハ

501 p型シリコン基板

502、504、507 二酸化シリコン層

503 n型シリコン層

505 抵抗体

506 開口部

508 金属電極

510 スルーホール

600 シリコン基板

601 シリコン窒化膜

602 下電極

603、604 開口部

605 犠牲層

606 上電極

607 通路

608 コンタクトパッド

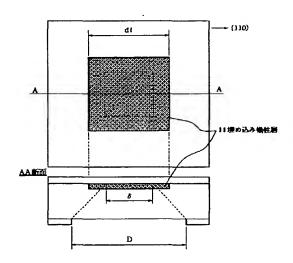
610 ベース板

611 閉鎖板

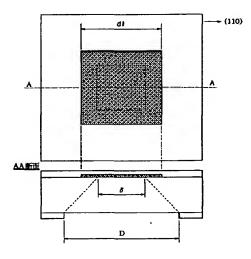
620 ガス供給口

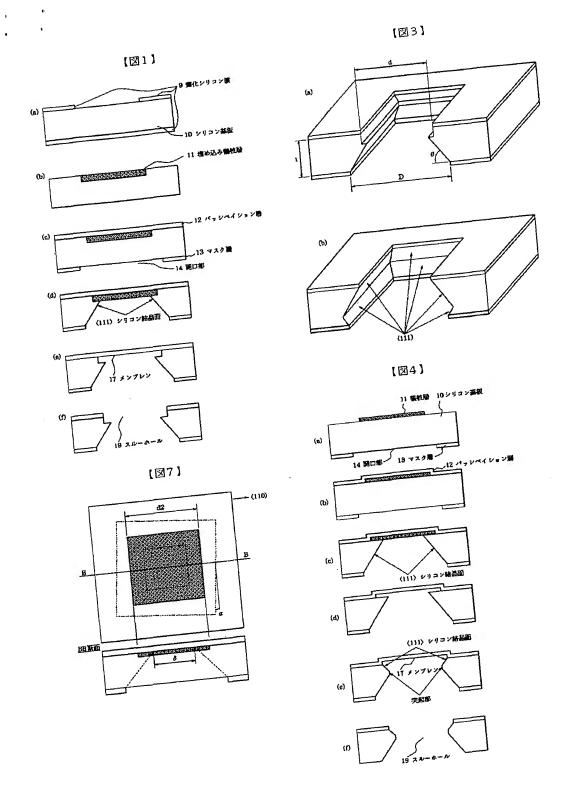
621 ガス出口

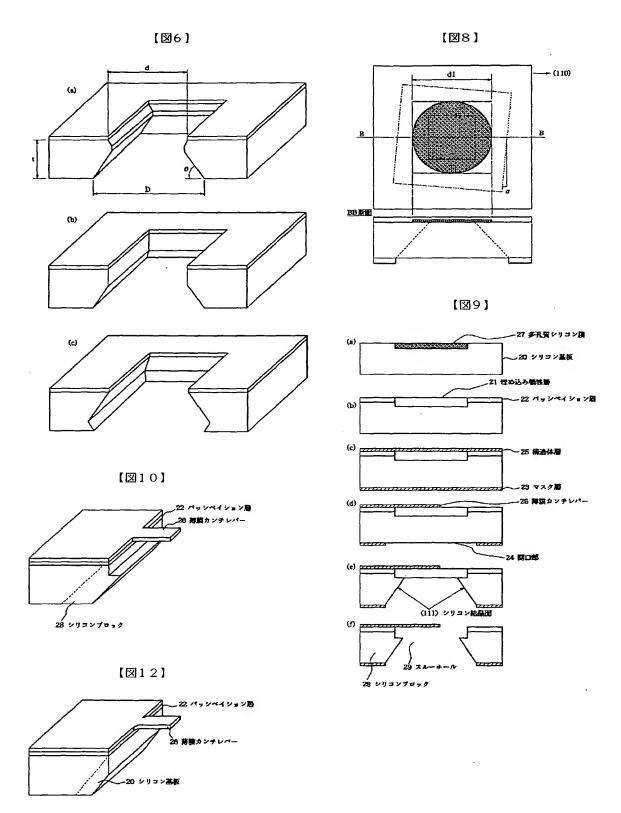
【図2】

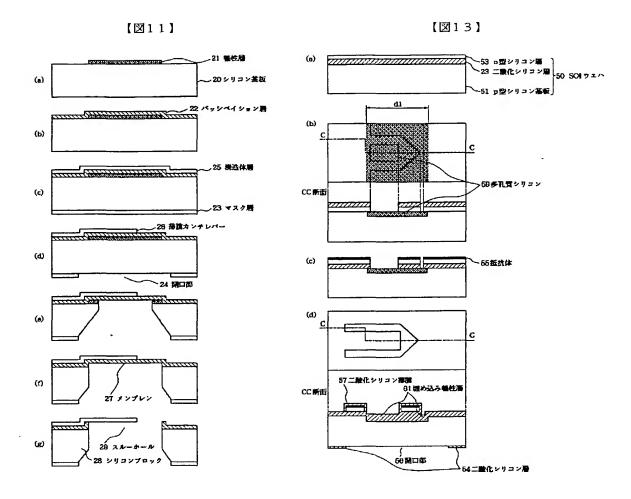


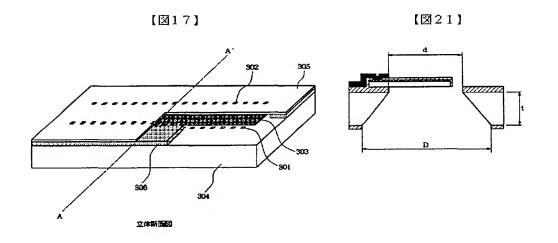
【図5】





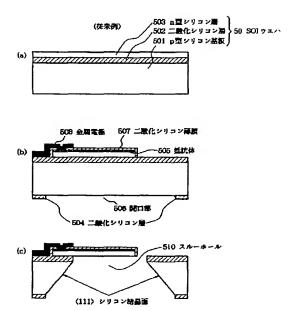






(g) CC STEE

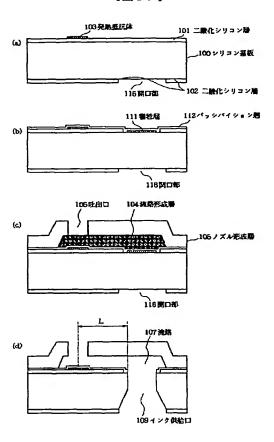
【図20】



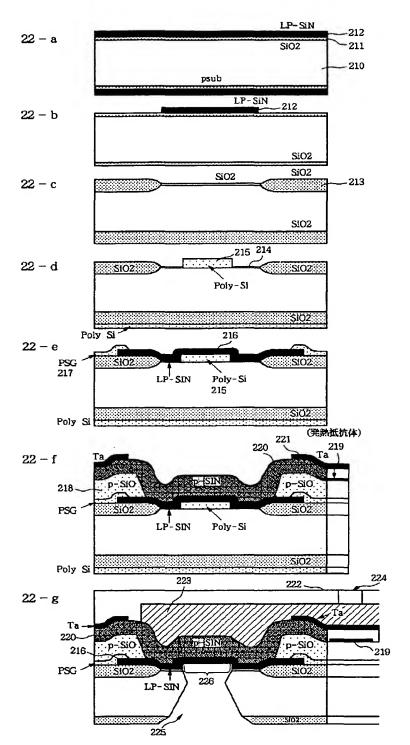
【図16】 【図18】 (a) 116阿口部 102 二酸化シリコン層 103発無抵抗体 (b) 108社出口 104 流路形成層 (c) ,105ノズル形成署 CCMTG (d) DD William 107 流路 (e) 109インク供給口

【図23】

[図19]



【図22】



フロントページの続き

(51) Int. Cl.⁶

識別記号

HO1L 21/302

FΙ

J

HO1L 21/3065

(72)発明者 川角 保志 東京都大田区下丸子3丁目30番2号キヤノ

ン株式会社内

(72)発明者 早川 幸宏

東京都大田区下丸子3丁目30番2号キヤノ

ン株式会社内

(72)発明者 藤田 桂

東京都大田区下丸子3丁目30番2号キヤノ

ン株式会社内

(72)発明者 松野 靖司

東京都大田区下丸子3丁目30番2号キヤノ

ン株式会社内

(72)発明者 滝沢 昌弘

東京都大田区下丸子3丁目30番2号キヤノ

ン株式会社内

(72) 発明者 牧野 憲史

東京都大田区下丸子3丁目30番2号キヤノ

ン株式会社内